

## מעבדה למעגלים לוגיים ספרתיים Laboratory of Logic Digital Circuits

שם מרצה: ד"ר אלכס אקסלביץ'

היקף הקורס: סמסטר אחד

ש"ש: 3

נ"ז: 1.5

### כללי:

הכרת הרכיבים לוגיים ספרתיים והשימוש בהם (שערים לוגיים). מימוש פונקציות בוליאניות באמצעות התקנים אלקטרוניים. תכנון מערכים לוגיים טוריים סינכרוניים, אסינכרוניים ומורכבים: הכרת משפחות לוגיות מתקדמות כגון: TTL, ECL, CMOS, ממירים D/A ו-A/D.

### תוכן הקורס בראשי פרקים:

1. תוכניות ממוחשבות "דגם" ו-"EWB", הדמיה ממוחשבת.
2. שערים לוגיים AND, OR, NOT, שילוב שערים, טבלת אמת ואלגברה בוליאנית.
3. שערים לוגיים EXCLUSIVE-OR, NOR, NAND, משווה דיגיטלי.
4. דלגלים RS (FLIP-FLOPS) ו-JK, מעגל נעילה.
5. דלגלג D (FLIP-FLOP) ומעגל מונה.
6. קוצב (TIMER) 555 ומונה בינרי אדווה.
7. מפענח, מרבב ומפלג.
8. משפחות לוגיות DTL ו-TTL, מעגלי קולט פתוח.
9. משפחות לוגיות ECL ו-CMOS, צירוף של משפחות לוגיות שונות.
10. ממיר ספרתי לאנלוגי.
11. ממיר אנלוגי לספרתי.
12. יח' אריטמטית-לוגית.

### דרישות מהסטודנטים:

נוכחות חובה.  
בסוף סמסטר כל סטודנט חייב להגיש דו"ח מעבדה מודפס, מאורגן ומסודר.  
יחד עם זאת סטודנט חייב לעבור קולוקביום סמסטריאלי.  
הציון הסופי בקורס יקבע לפי השקלול הבא:

60% דוחות מעבדה

40% קולוקביום סמסטריאלי

### ספרות מקצועית:

1. "מערכות ספרתיות", מוריס מנו, בהוצאת האוניברסיטה הפתוחה - 20272.
2. Mano, M.M., "Digital Design", Prentice Hall, NJ, 2002.
3. Borris J.P., "Semiconductor Devices Using Electronics Workbench", Prentice Hall, NJ, 2000.